



LED 数码管驱动控制专用芯片

FD1642

器件手册

版本： A3

日期： 2021-08-13

著作权

Copyright © 2015 by FUZHOU CHIP YUAN MICROELECTRONICS CO.LTD.

使用指南中所出现的信息在出版当时相信是正确的，然而芯源微对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，芯源微不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。芯源微产品不授权使用于救生、维生器件或系统中做为关键器件。芯源微拥有事先通知而修改产品的权利。

版本修订记录

版本号	更新日期	修订内容
A1	2019-09-27	初稿
A2	2019-10-27	更新参考电路图以及使用须知
A3	2021-08-13	正式版本，更改公司地址及联系方式，修改应用电路等

联系方式

福州芯源微电子科技有限公司

邮编: 350100

地址: 中国, 福建省, 福州高新区海西

电话: 18059166961

园高新大道 7 号福汽集团 9 层

目 录

1.	概述.....	1
2.	特性说明.....	1
3.	应用领域.....	2
4.	管脚定义.....	2
5.	管脚功能说明.....	2
6.	内部功能框图.....	3
7.	主要电气参数.....	4
8.	典型应用电路.....	6
9.	封装形式.....	8

LED驱动控制专用集成电路FD1642

1. 概述

FD1642是一种基于LED数码管驱动控制的集成电路。内部集成有18bits位移寄存器、上电复位等电路。

FD1642具有超强的输入端口抗干扰能力，且在输入端口内置上拉电阻，可根据应用方案省去外部上拉电阻。显示模式为4位8段，与MCU组合可支持8个按键。

数据从DATA端输入，在CLK上升沿的作用下顺序把18位输入数据移位到移位寄存器。当18位数据输入完成后，将CLK置为1，将移位寄存器内的数据一次性输出到锁存器。

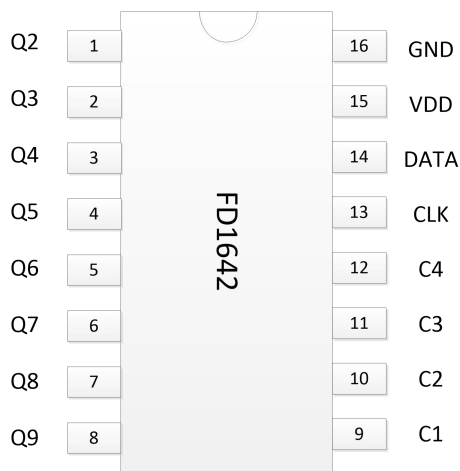
2. 特性说明

- 采用CMOS工艺
- 工作电压范围：3.0V—5.0V
- 超强的输入端口抗干扰能力
- 输入端口内置上拉电阻
- 显示模式：4位×8段
- 与MCU组合可支持8个按键功能
- 串行接口（CLK,DATA）
- 内置上电复位电路
- ESD HBM:>4KV
- 封装形式：DIP16、SOP16

3. 应用领域

- VCD/DVD/DVB显示
- 空调显示
- 机顶盒显示
- 小家电LED数码显示

4. 管脚定义

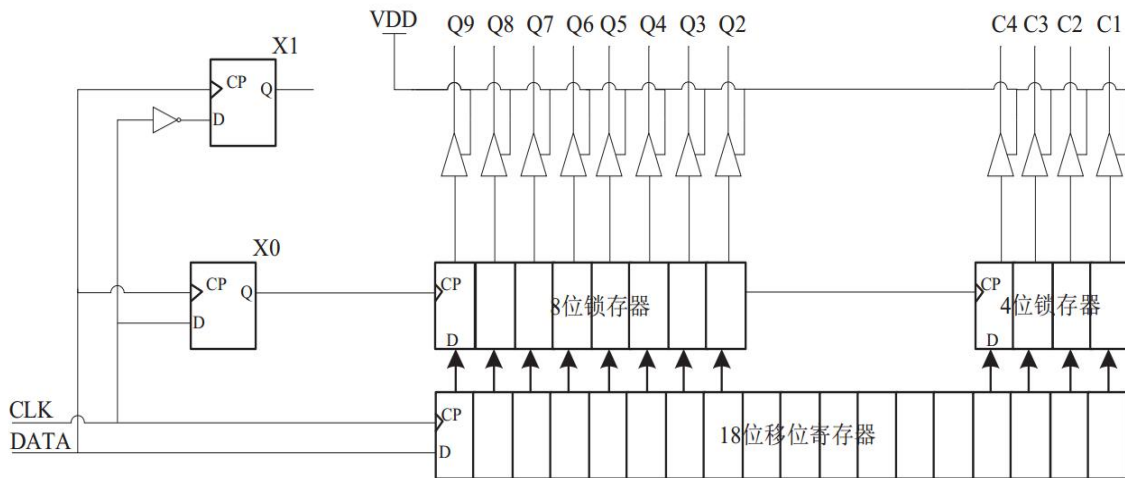


5. 管脚功能说明

符号	管脚名称	管脚号	说明
Q2-Q9	段输出	1-8	内置下拉电阻，P管开漏输出，接数码管阳极。
C1-C4	位输出	9-12	内置上拉电阻，N管开漏输出，接数码管阴极。
CLK	时钟输入	13	内置上拉电阻，在CLK上升沿写入串行数据。
DATA	数据输入	14	内置上拉电阻，在CLK低电平准备数据。
VDD	逻辑电源	15	接逻辑电源
GND	逻辑地	16	接逻辑地

6. 内部功能框图

FD1642 内部功能框图如下图所示，主要由 18 位唯一寄存器、12 位锁存器、输出驱动等电路组成。为了避免产品在应用过程中的误操作，芯片上电后 Qn 端和 Cn 端默认输出低电平。



注：编写程序时请注意以为寄存器中间有 6bits 的空位。

FD1642 的数据输出有数据移位、数据锁存和数据输出三个步骤完成：

- 1、数据移位：从 DATA 端输入数据，在 CLK 上升沿的作用下顺序把 18 位输入数据移位寄存器。
- 2、数据锁存：将 CLK 置为 1，在 DATA 端的上升沿作用下，D 触发器 X0 的输出 Q 端产生上升沿，将移位寄存器内的数据一次性输出到锁存器。
- 3、数据输出：将 CLK 置为 0，同时在 DATA 上升沿的作用下，对锁存器信号清零，之后芯片才能重新进行数据锁存。

7. 主要电气参数

极限参数 (Ta = 25°C)

参数	符号	范围	单位
逻辑电源电压	VDD	-0.5 ~ +7.0	V
逻辑输入电压	VCLK,VDATA	-0.5 ~ VDD+ 0.5	V
LED Q 端驱动输出电流	IQ	-45	mA
LED C 端驱动输出电流	IC	+350	mA
工作温度	Topt	-40 ~ +80	°C
储存温度	Tstg	-65 ~ +150	°C

电气特性 (测试条件: Ta = 25°C)

参数	符号	测试条件	最小	典型	最大	单位
逻辑电源电压	VDD	-	3.0	5.0	5.5	V
高电平输入电压	VIH	-	0.7VDD	-	VDD	V
低电平输入电压	VIL	-	0	-	0.3VDD	V
静态电流	IDD	VDD=5.0V, 无负载, 显示关	-	-	1.2	mA
Q 端驱动电流	IQ	VDD=5.0V, Qn→GND	-	-45	-	mA
C 端驱动电流	IC	VDD=5.0V, Cn→GND	-	330	-	mA
Q 端下拉电阻	RQ	-	-	35	-	KΩ
C 端上拉电阻	RC	-	-	35	-	KΩ
DATA、CLK 上拉电阻	R	-	-	10	-	KΩ
传输延迟时间	tPD-Qn	VDD=5.0V, DATA→Qn	-	-	100	ns
	tPD-Cn	VDD=5.0V, DATA→Cn	-	-	100	ns

上升时间	tTLH-Qn	VDD=5.0V, RL→ 10K	-	-	2	us
	tTLH-Cn		-	-	2	us
下降时间	tTHL-Qn		-	-	2	us
	tTHL-Cn		-	-	2	us
时钟速率	FCLK	占空比 50%	-	200	-	KHz

注:

综合考虑客户的多主芯片平台应用，以及不同上位机接口电平的兼容性，建议工作时钟为100KHz。同时，较低的工作时钟有利于整机产品的电磁兼容性以及信号完整性的进一步提升。

时序波形图

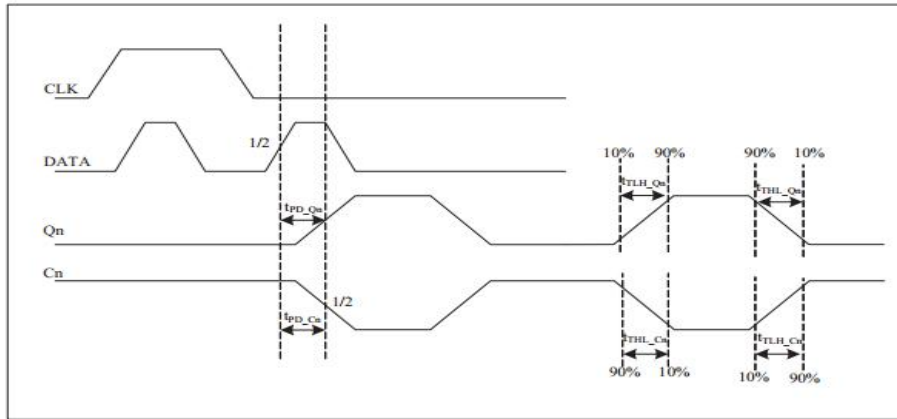
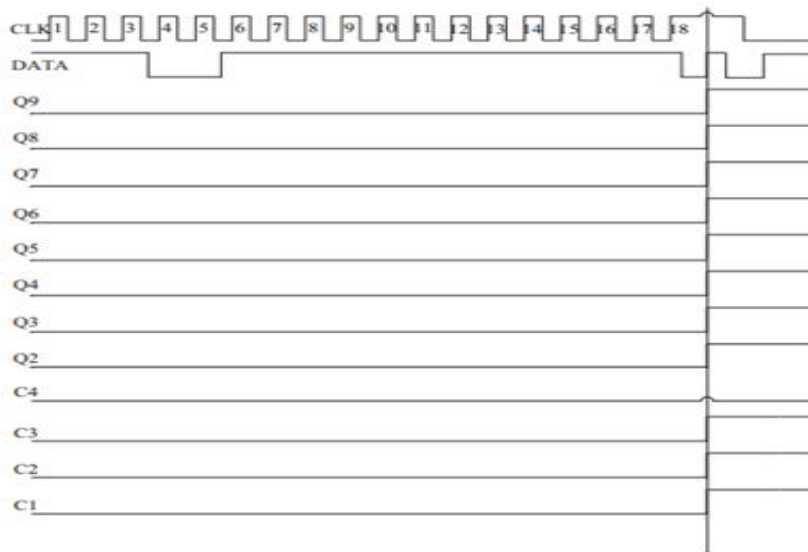


图 2

工作时序图



8. 典型应用电路

FD1642 典型应用如图 4、图 5 所示。图 4 采用 Q 端活用按键方式，图 5 采用 C 端活用按键方式。不管采用那种方式，在进行按键扫描时，请确保数码管显示状态是关闭的，即：采用 Q 端活用按键（如图 4）方式时，请确保 C 端输出为高电平，以关闭 LED 数码管显示；同理，采用 C 端活用按键（如图 5）方式时，请确保 Q 端输出低电平，以关闭 LED 数码管显示。

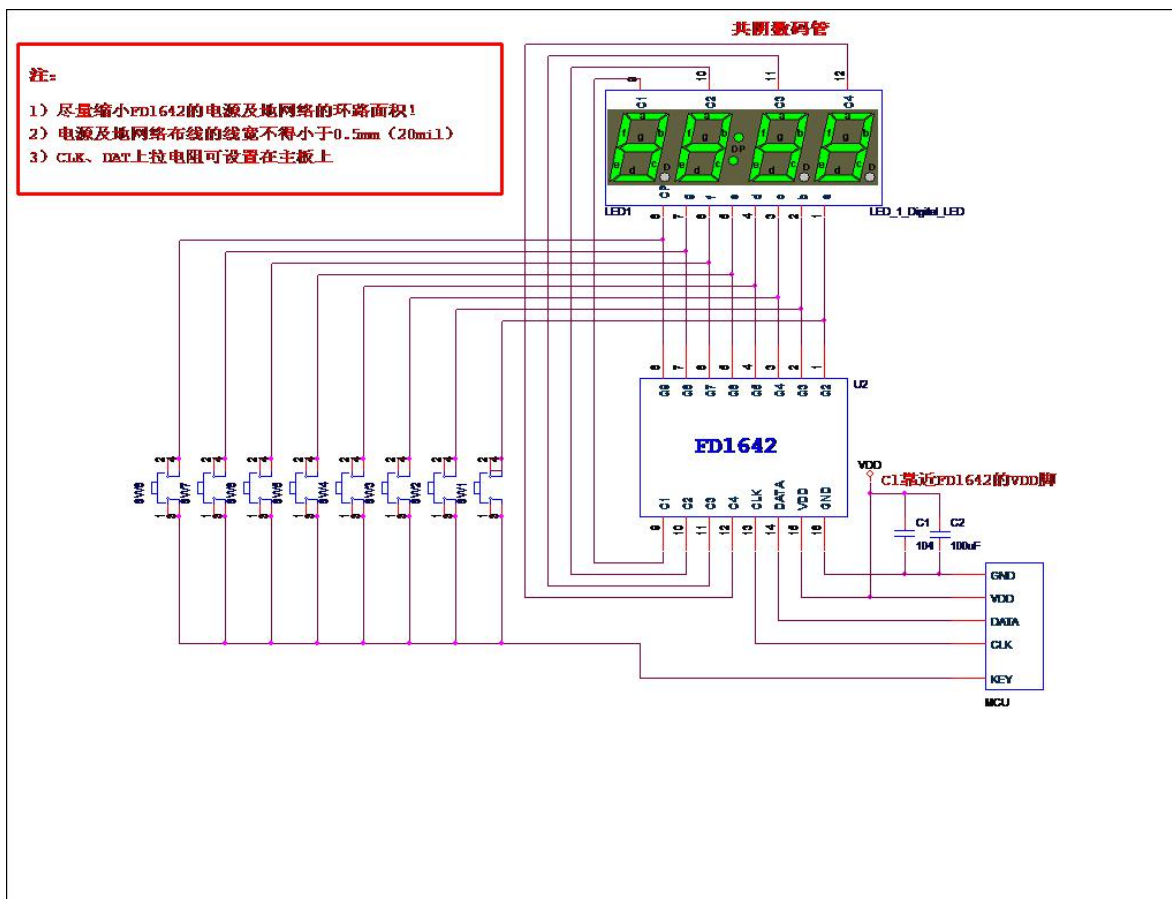


图 4

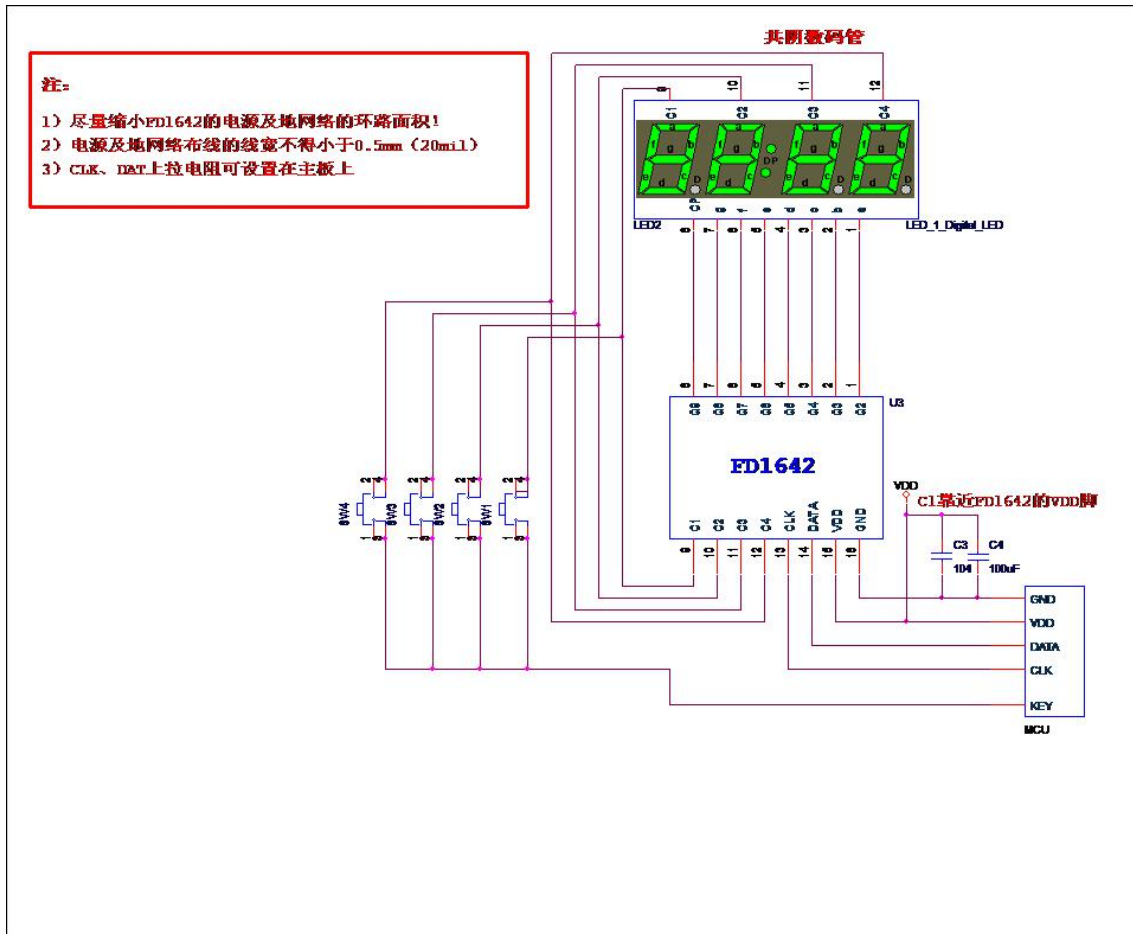
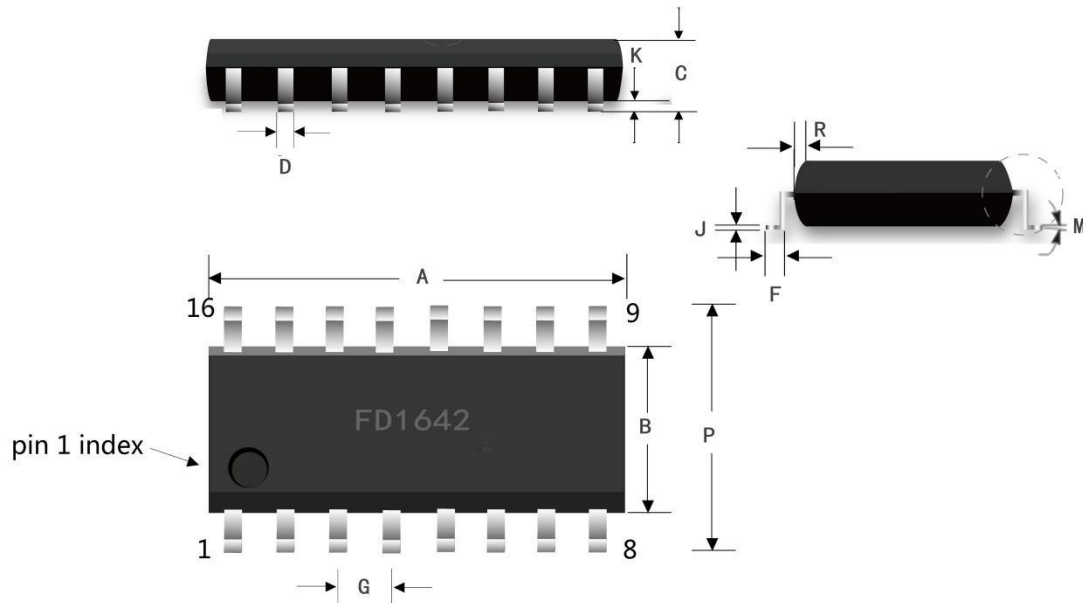


图 5

9. 封装形式

SOP16 封装：



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.224
R	0.25	0.50	0.010	0.019