



PWM 功率开关控制芯片

CY9618BT

器件手册

版本： A3

日期： 2021-08-13

著作权

Copyright © 2015 by FUZHOU CHIP YUAN MICROELECTRONICS CO.LTD.

使用指南中所出现的信息在出版当时相信是正确的，然而芯源微对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，芯源微不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。芯源微产品不授权使用于救生、维生器件或系统中做为关键器件。芯源微拥有事先通知而修改产品的权利。

版本修订记录

版本号	更新日期	修订内容
A0	2014-12-18	初始版本
A1	2016-05-09	正式版本
A2	2017-04-05	正式版本，修改公司地址，联系方式及封装说明
A3	2021-08-13	修订封装管脚

联系方式

福州芯源微电子科技有限公司

地址：中国，福建省，福州高新区海西

园高新大道 7 号福汽集团 9 层

邮编： 350100

电话： 18059166961

目 录

一、概述.....	1
二、特性说明.....	1
三、应用领域.....	1
四、管脚定义.....	2
五、管脚功能说明.....	2
六、输出功率表.....	2
七、内部框图.....	3
八、主要电气参数.....	3
九、电气特性.....	4
十、功能表述.....	4
十一、典型应用方案.....	6
十二、封装尺寸.....	8

PWM 功率开关控制芯片

CY9618BT

一、概述

CY9618BT 是采用电流模式 PWM 控制方式的功率开关芯片，集成高压启动电路和高压功率管，可实现低成本、高性价比开关电源系统解决方案。

芯片主要应用于非隔离系统方案，支持 18V 输出电压，很方便的应用于小家电产品领域。芯片提供过温、过流、过压、欠压等完善的保护功能，保证了系统的可靠性。

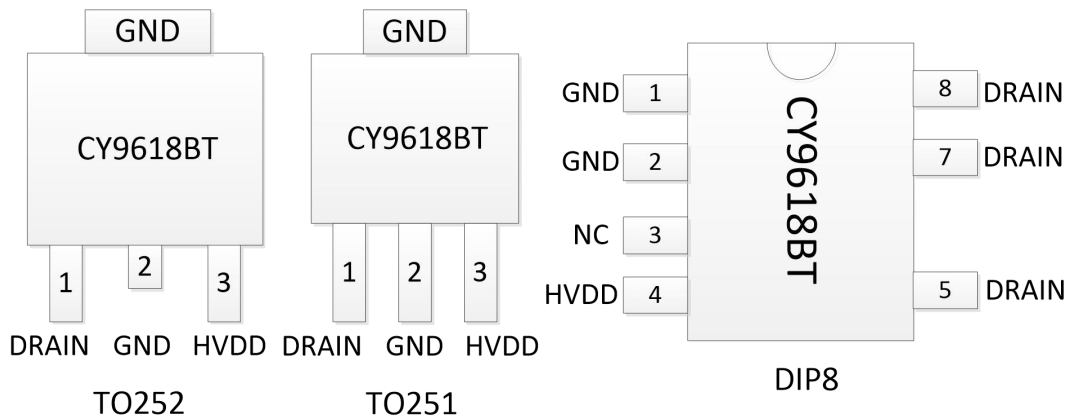
二、特性说明

- 输入电压：85Vac~265Vac
- 拓扑结构支持：低成本 BUCK、BUCK-BOOST 等方案
- 采用 650V 单芯片集成工艺
- 待机功耗小于 120mW@220Vac
- 集成高压启动电路
- 集成高压功率开关
- 45KHz 固定开关频率
- 电流模式 PWM 控制方式
- 内置抖频技术，提升 EMC 性能
- 内置过温、过流、过压、欠压等保护功能
- 内置软启动
- 内置智能软驱动技术（提高 EMC 性能）
- 封装形式：DIP8、TO252-2、TO251

三、应用领域

- 电磁炉、电饭煲、电压力锅等小家电产品电源

四、管脚定义



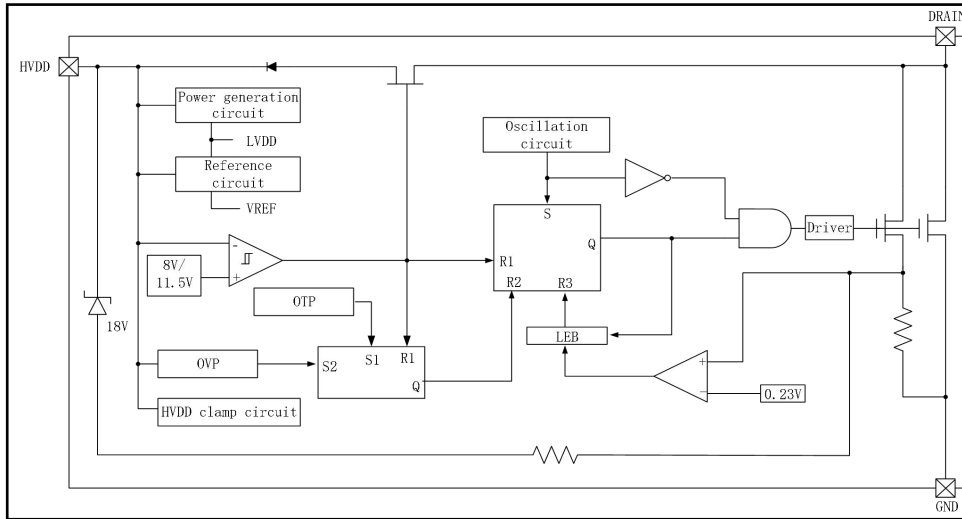
五、管脚功能说明

符号	管脚序号		功能说明
	DIP8	TO251/2	
DRAIN	5、7、8	1	内置高压MOS管的DRAIN，同时芯片启动时，也做芯片的启动脚
GND	1、2	2	芯片地，同时也是内置高压MOS管SOURCE端口
HVDD	4	3	芯片电源端

六、输出功率表

输入电压	85Vac~265Vac	180Vac~265Vac
输出最大电流	300mA	350mA

七、内部框图



八、主要电气参数

极限参数（注1）

若无特殊说明， $T_a = 25^\circ\text{C}$

符号	说明	范围		单位
DRAIN	内置高压MOS管漏极电压	-0.3~650		V
HVDD	芯片电源	-0.3~20		V
I _{HVDD}	嵌位电流	10		mA
R _{θJA}	PN结到环境的热阻	TO252	55	°C/W
		TO251	60	
		DIP8	80	
P _D	功耗（注释3）	TO252	1.8	W
		TO251	1.5	
		DIP8	1.0	
T _J	工作结温范围	-40 ~ 150		°C
T _{STG}	存储温度	-55 ~ 150		°C
V _{ESD}	人体放电模式	2		KV

注 1: 最大输出功率受限于芯片结温, 最大极限值是指超出该工作范围, 芯片有可能损坏。在极限参数范围内工作, 器件功能正常, 但并不完全保证满足个别性能指标。

注 2: $R\theta JA$ 在 $T_A=25^\circ C$ 自然对流下根据 JEDEC JESD51 热测量标准在单层导热试验板上测量。

注 3: 温度升高最大功耗一定会减小, 这也是由 T_{JMAX} , $R\theta JA$ 和环境温度 T_A 所决定的。最大允许功耗为 $PD = (T_{JMAX}-T_A)/R\theta JA$ 或是极限范围给出的数值中比较低的那个值。

九、 电气特性 (注 4、 5)

若无特殊说明, $T_a=25^\circ C$

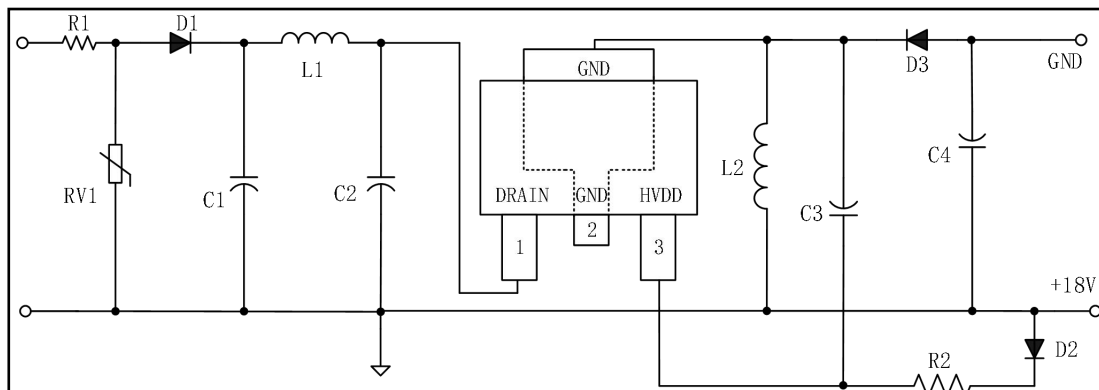
符号	说明	条件	范围			单位
			最小	典型	最大	
BV_{DS}	漏源击穿电压	$V_{HVDD}=15V; I_D=250\mu A$	650	—	—	V
I_{DSS}	DRAIN 端关断态漏电流	$V_{HVDD}=15V; V_{DRAIN}=500V$	0	—	0.1	Ma
$R_{DS(ON)}$	源漏端导通电阻	$V_{HVDD} = 11V; I_D=0.030A$	—	15	—	Ω
$HVDD_{ON}$	HVDD 开启电压	—	10	11.5	12.5	V
$HVDD_{OFF}$	HVDD 关闭电压	—	7	8	9	V
$HVDD_{HYS}$	HVDD 迟滞阈值电压	—	—	3.5	—	V
I_{DD}	芯片静态工作电流	$V_{HVDD}=12.5V$	—	0.5	—	Ma
I_{DDCH}	芯片充电电流	$V_{DS}=100V; V_{HVDD} = 5V$	—	-500	—	Ua
F_{OSC}	芯片工作频率	$V_{HVDD} = 11V; V_{DRAIN}=6V$	43	45	52	KHz
ΔF_{OSC}	抖频范围	$V_{HVDD} = 15V$	—	4	—	%
T_{OTP}	过温保护温度 (注 6)	—	—	145	—	$^\circ C$

注 4: 电气工作参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

注 5: 规格书的最小、最大参数范围由测试保证, 典型值由设计、测试或统计分析保证。

注 6: 过温保护温度为芯片内部设定温度 $145^\circ C$ 。

十、 功能表述



◆ 电路图说明

上图为典型的 BUCK-BOOST 电路，其中 C1、C2、L1 组成 π 型滤波，有益于改善 EMI 特性；R1 电阻为浪涌抑制元件；D1 为整流二极管，构成半波整流电路。

输出部分 L2 为储能电感，D2 为 HVDD 供电二极管；D3 为续流二极管，在芯片关断期间提供输出电流通路。

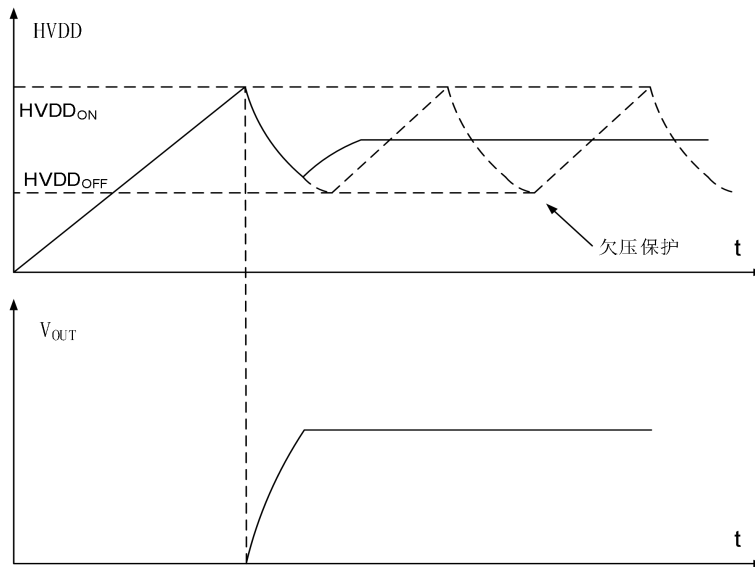
$$V_{OUT} = V_{HVDD} + V_{F_D2} - V_{F_D3} \approx V_{HVDD}$$

其中， V_{F_D2} 为 D2 二极管的导通压降， V_{F_D3} 为 D3 二极管的导通压降。

◆ HVDD 电压

当开关电源启动后，C2 电容上的电压会通过芯片内部的高压启动 MOS 管向芯片 HVDD 电容 C3 充电，当 C3 电容电压达到 11.5V，内部高压启动 MOS 管关闭，同时 PWM 开启，系统开始工作。

当 C3 电容电压下降到 9V 以下，关闭 PWM 信号，同时芯片将会产生复位信号，使系统重新启动，即是欠压保护。



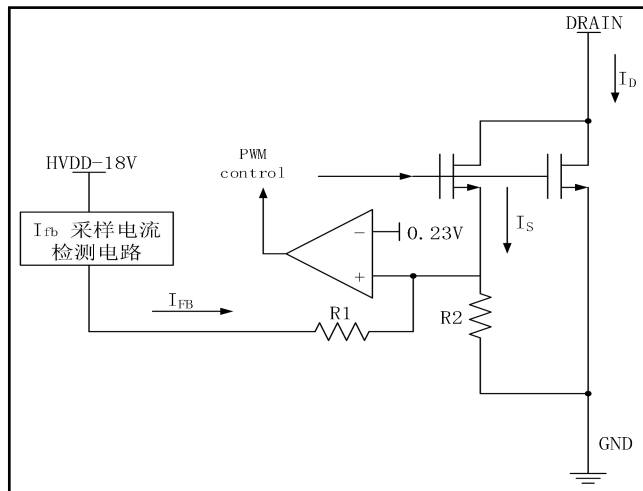
◆ 控制部分

通过高压 MOS 的电流 I_D 分成两个部分，其中一部分为 I_S ，这部分电流为芯片采样电流。IS 与 ID 成比例关系： $I_D = G_{ID} \cdot I_S$

通过上图可知： $(I_S + I_{FB}) \cdot R2 = 0.23V$ 由此可以得到： $I_S = \frac{0.23V}{R2} - I_{FB}$

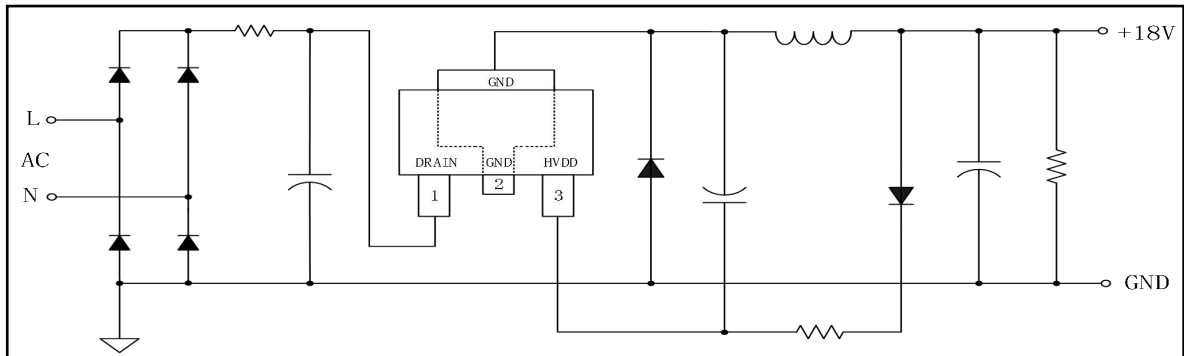
以上公式合并，可得到： $I_D = G_{ID} \cdot \left(\frac{0.23V}{R2} - I_{FB} \right)$

从上式可以看出， I_{FB} 电流大， I_D 的电流就小； I_{FB} 电流小， I_D 的电流就大。当 I_{FB} 的电流大于 $(0.23V/R2)$ 时，芯片会关闭 PWM，同时芯片会自动进入突发模式。

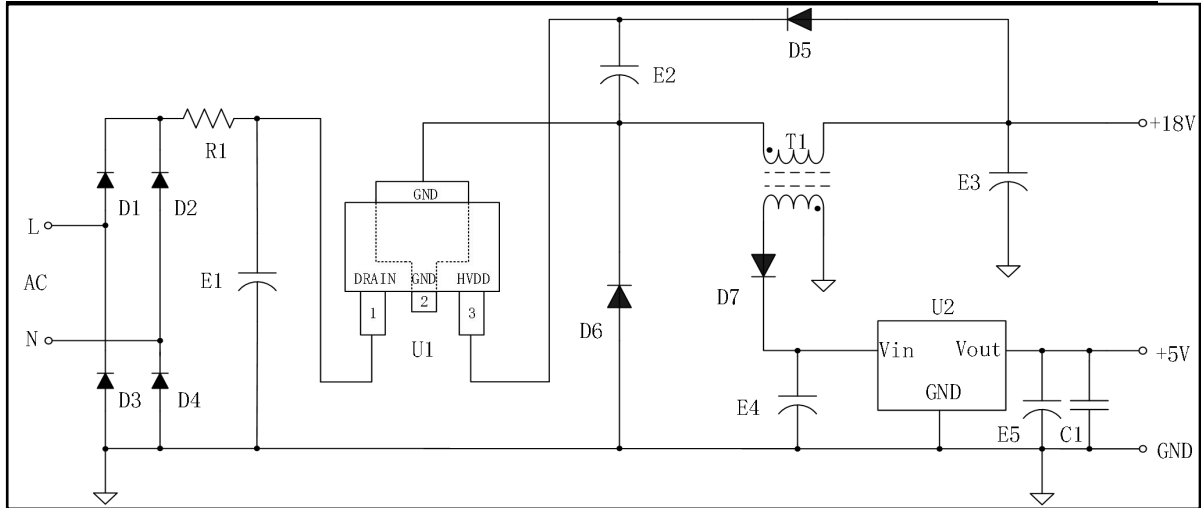


十一、典型应用方案

◆ 典型应用方案



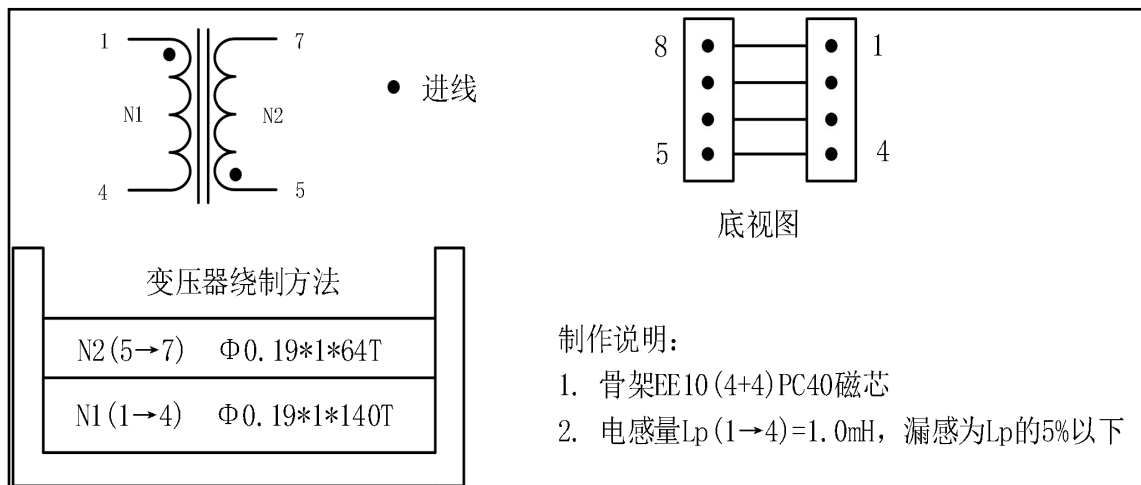
◆ 电磁炉电源应用方案



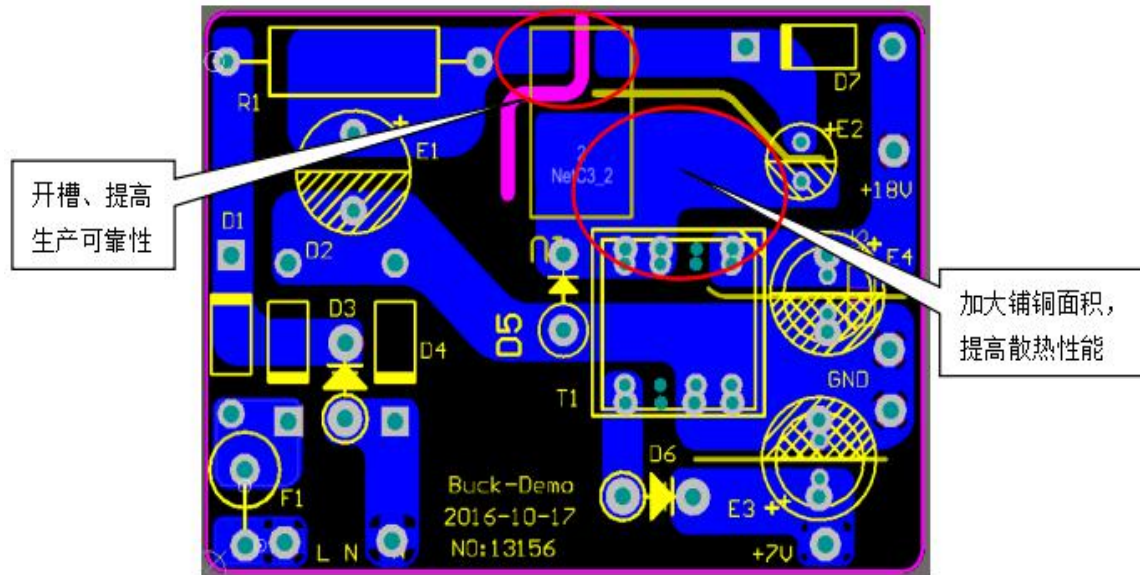
BOM 单

位号	参数	位号	参数	位号	参数
D1~D4	IN4007	E1	4.7Uf/400V	C1	104
D5	UF4007	E2	1Uf/50V	T1	EE10 (4+4)
D6	BYV26C	E3	220Uf/25V	U1	CY9618BT
D7	UF4007	E4	100Uf/25V	U2	78L05
R1	22R	E5	100Uf/25V		

变压器参数



PCB 注意事项



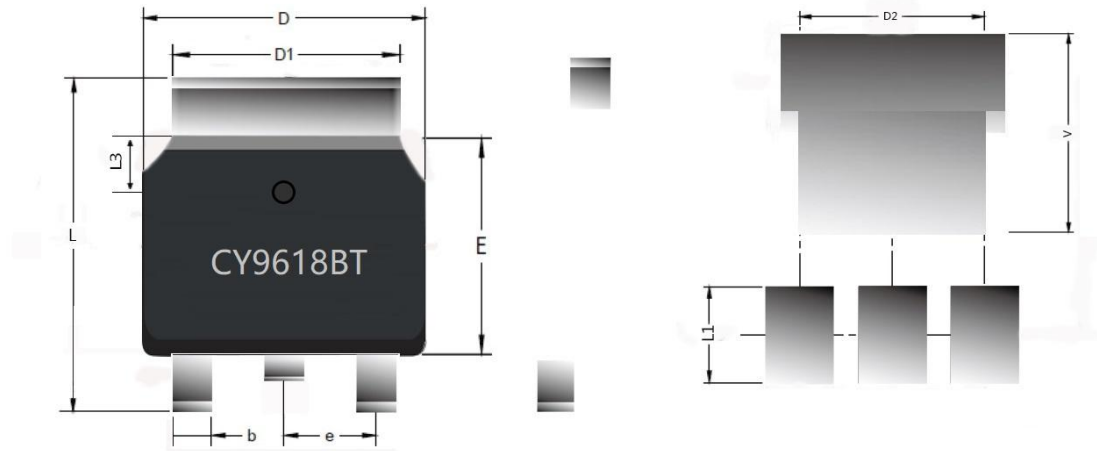
TO252 封装

简要说明:

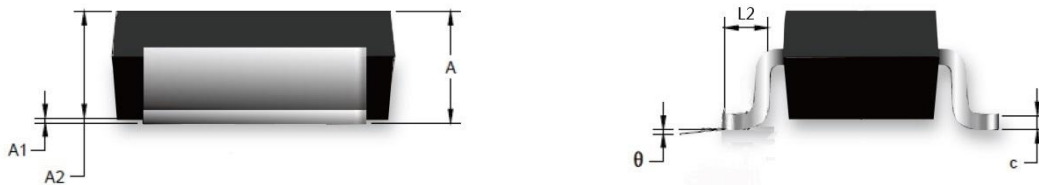
TO252	<ul style="list-style-type: none"> ◆ IC 的 2 脚 GND 需要铺铜散热, 铺铜面积建议大于 8*8mm, 以降低芯片的温度及提高系统的性能。 ◆ IC 的 1 脚 DRAIN 脚与 2 脚 GND 及 3 脚 HVDD 之间需要开槽, 以满足安规要求。 ◆ 初级环路与反馈环路的走线距离尽量粗而短, 以便更容易通过 EMC 测试。
DIP8	<ul style="list-style-type: none"> ◆ IC 的 1、2 脚, 5、7、8 脚普通散热, 铺铜面积建议大于 8*8mm, 以降低芯片的温度及提高系统的性能。 ◆ IC 的 5、7、8 脚 DRAIN 脚与 1、2 脚 GND 及 4 脚 HVDD 之间需要开槽, 以满足安规要求。 ◆ 初级环路与反馈环路的走线距离尽量粗而短, 以便更容易通过 EMC 测试。

十二、 封装尺寸

T0252-2 封装:

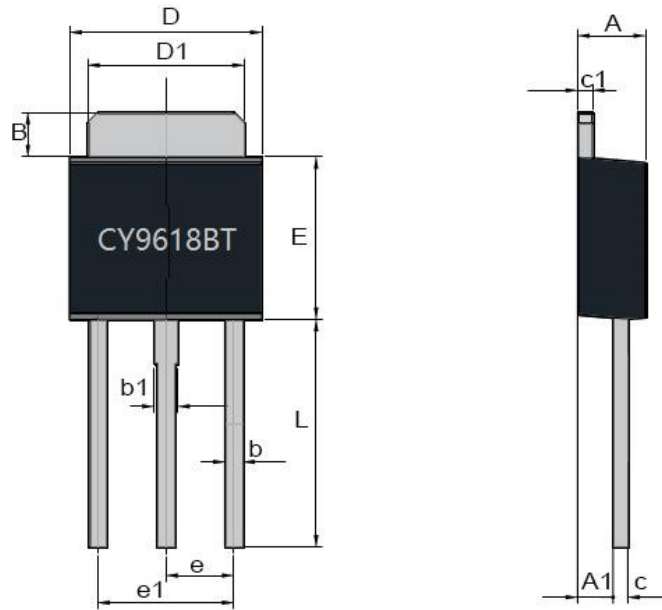


RECOMMENDED LAND PATTERN (Unit: mm)



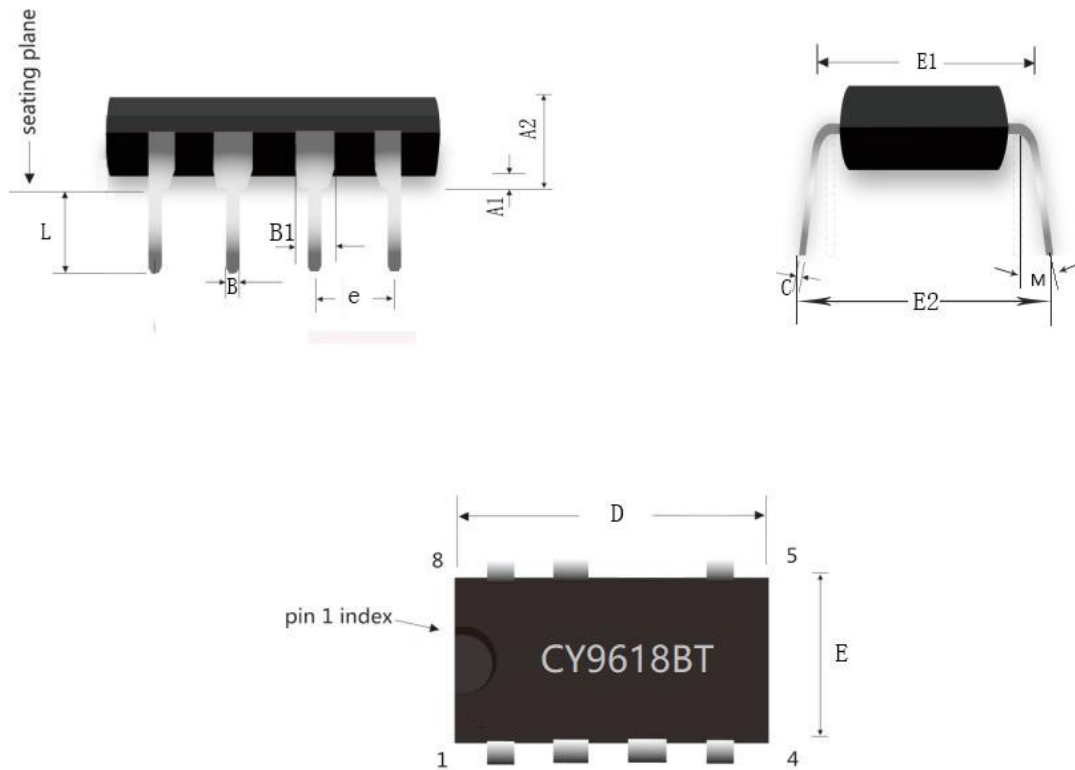
Symbol	Min (mm)	Max (mm)
A	2.0	2.7
A1	—	0.2
b	0.5	1.1
c	0.3	0.8
D	6.3	6.9
D1	4.9	5.7
D2	4.83 (REF)	
E	5.9	6.4
e	2.086	2.486
L	9.5	10.7
L1	2.9 (REF)	
L2	1.2	1.9
L3	1.6 (REF)	
L4	0.4	1.2
φ	0.9	1.5
θ	0°	10°
h	—	0.5
V	5.35 (REF)	

T0251 封装:



Symbol	Min(mm)	Max (mm)
A	2.2	2.42
A1	0.89	1.36
B	0.5	1.65
b	0.5	0.7
b1	0.7	0.96
c	0.43	0.58
c1	0.43	0.58
D	6.35	6.7
D1	5.2	5.4
E	5.4	6.25
e	2.28(TYP)	
e1	4.5	4.7
L	7.5	9.65

DIP8 封装:



Symbol	Min(mm)	Max (mm)
A	-	4.8
A1	0.5	-
A2	3.0	3.7
B	0.3	0.6
B1	1.524 (BSC)	
C	0.2	0.4
D	9.1	9.5
E	6.15	6.45
E1	7.2	8.4
e	2.54 (BSC)	
L	2.8	4.0
E2	8.8 (BSC)	