



芯引领 · 源未来

LED 驱动控制/键盘扫描专用集成电路

FD650B

器件手册

版本：C1

日期：2020-04-02

著作权

Copyright © 2015 by FUZHOU CHIP YUAN MICROELECTRONICS CO.,LTD.
使用指南中所出现的信息在出版当时相信是正确的，然而芯源微对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，芯源微不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。芯源微产品不授权使用于救生、维生器件或系统中做为关键器件。芯源微拥有事先通知而修改产品的权利。

版本修订记录

版本号	更新日期	修订内容
V4	2013-07-25	去掉不实用的中断功能，增强驱动能力，增强抗干扰能力（ESD \geq 8KV）
V4_B	2014-02-25	更改芯片打标 FD650B-S 以及 FD650B-D
V5	2015-03-18	修订参数
C1	2020-04-02	正式版本，更改公司地址及联系方式，修改应用电路等

联系方式

福州芯源微电子科技有限公司
地址：中国，福建省，福州高新区海西
高新大道7号福气集团9层

邮编： 350100
电话： 18059166961
官网：www.chipyuan.com

目 录

一、 概述.....	1
二、 特性说明.....	1
三、 管脚定义.....	1
四、 管脚功能说明.....	2
五、 主要电气参数.....	2
六、 指令说明.....	5
七、 数据传送.....	6
八、 功能描述.....	8
封装尺寸.....	10
1) SOP16 封装:	10
九、 应用须知:	11
1) 硬件须知 (请严格遵守)	11
2) 软件须知 (请严格遵守)	11
十、 显示支持:	12
十一、 键盘扫描:	12

LED 驱动控制/键盘扫描专用集成电路 FD650B

一、 概述

FD650B是一种带键盘扫描电路接口的LED驱动控制专用电路。内部集成有MCU输入输出控制数字接口、数据锁存器、LED驱动、4*7键盘扫描、辉度调节等电路。本芯片性能稳定、质量可靠、抗干扰能力强，可适应于24小时长期连续工作的应用场合。

二、 特性说明

- 采用CMOS工艺
- 显示模式：4位×8段，4位×7段
- 段驱动电流不小于13mA，位驱动电流不小于150mA
- 超强的输入端口抗干扰能力,ESD≥6KV
- 提供8级亮度控制(占空比8级可调7/8、1/16、1/8、2/8、3/8、4/8、5/8、6/8)
- 键盘扫描：4x7 bit
- 高速两线式串行接口（CLK，DAT）
- 内置时钟振荡电路
- 内置上电复位电路
- 支持2.7V—5.5V电源电压
- 提供SOP16(FD650B-S)封装

三、 管脚定义



四、管脚功能说明

符号	管脚名称	说明
DIG1~DIG4	位/键扫描输出	LED位驱动输出，低电平有效，及作为键盘扫描输出，高电平有效
DAT	数据输入/输出	串行接口的数据输入输出，为内置上拉开漏模式
CLK	时钟输入	串行接口的数据时钟输入，内置上拉电阻；时钟上升沿锁存输入数据，时钟下降沿输出数据
A/KI1 — G/KI7	段驱动输出/键扫描输入	LED段驱动输出，高电平有效，也用作键扫描输入，高电平有效，内置下拉
DP/KP	段输出/键盘标志输出	LED段输出，或者用作键盘标志输出
VDD	电源端	接系统3.3V或5.0V
GND	接地端	接系统地

五、主要电气参数

极限参数 (Ta = 25°C, VDD=5.0V)

参数	符号	范围	单位
逻辑电源电压	VDD	-0.5——+5.5	V
逻辑输入电压	VI1	-0.5——VDD + 0.5	V
段输出端口电流	IOH	-30	mA
位输出端口电流	IOL	+220	mA
工作温度	TOPT	-40——+85	°C
储存温度	TSTG	-65——+150	°C
ESD	VESD	>4K	V

电气特性 (测试条件: Ta = 25°C, VDD = 5V)

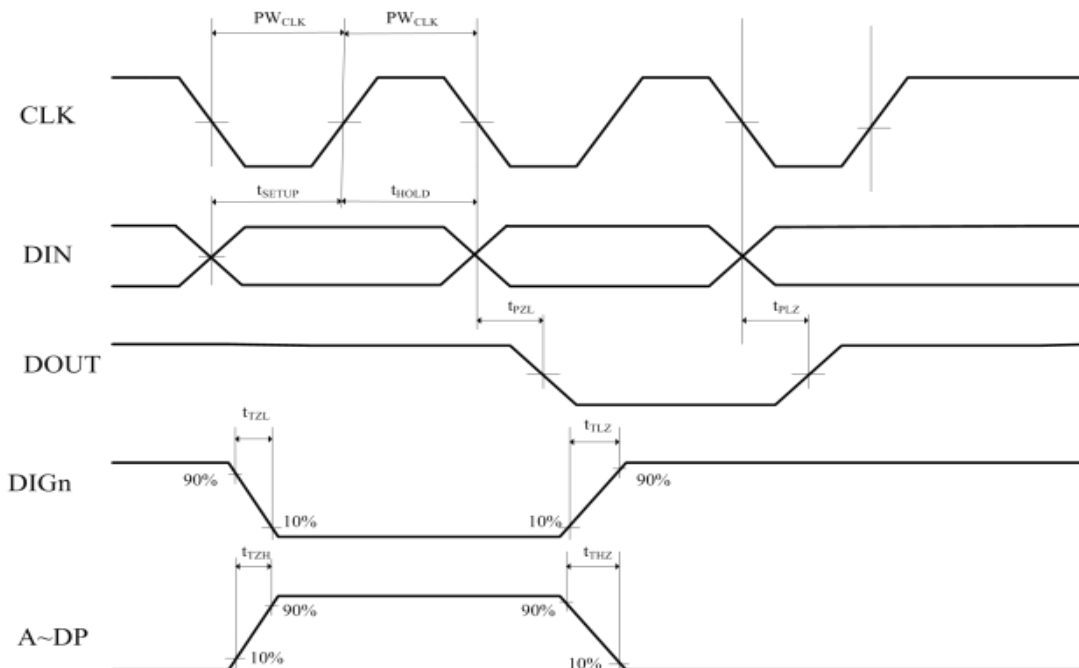
参数	符号	测试条件	最小	典型	最大	单位
逻辑电源电压	VDD		2.7	5	5.5	V
DAT/CLK 上拉电阻	RDAT/RCLK		-	7		KΩ
Kin 下拉电阻	RKIn		-	15	-	KΩ
KP 上拉电阻	RKP		-	290	-	Ω
复位电压	VPR			1.8	-	V
高电平输入电压	VIH		0.6VDD	-	VDD	V
低电平输入电压	VIL		0	-	0.3VDD	V
静态电流	IDD	VDD=5.0V, 无负载, 显示关	-	0.4	-	mA
段输出端口电流	IOH	VDD=5.0V, A~DP 输出端口对 GND	-	-60	-	mA
位输出端口电流	IOL	VDD=5.0V, DIGn 输出端口对 VDD	-	+220	-	mA
KP 低电平电流	IKP_0	VDD=5.0V, KP 输出端口对 VDD	-	+55	-	mA
DIGn 频率	fDIGn	VDD=5.0V	-	300	-	Hz
上升时间	TZH	VDD=5.0V, A~DP 接 100Ω 下拉电阻, DIGn 接 100Ω 上拉电阻, CL=15pF	-	38	-	ns
	TLZ		-	38	-	ns
下降时间	THZ		-	18	-	ns
	TZL		-	18	-	ns
最大时钟频率	fCLK(max)	占空比 50%	-	-	4	Mhz

内部时序参数 (测试条件: $T_a = 25^\circ\text{C}$)

参数	符号	测试条件	最小	典型	最大	单位
时钟脉冲宽度	PW _{CLK}	-	250	-	-	ns
数据建立时间	t_{SETUP}	-	100	-	-	ns
数据保持时间	t_{HOLD}	-	150	-	-	ns
ACK 脉冲宽度	t_{ACK}	-	100	-	-	ns

注: 本表时序参数是内置时钟周期的倍数, 内置时钟频率随电源电压的降低而降低。

接口时序参数 (测试条件: $T_a = 25^\circ\text{C}$)



注: DIN 和 DOUT 绑定为一个端口 DAT, 只是为了方便区分输入数据 DIN 和输出按键数据 DOUT。

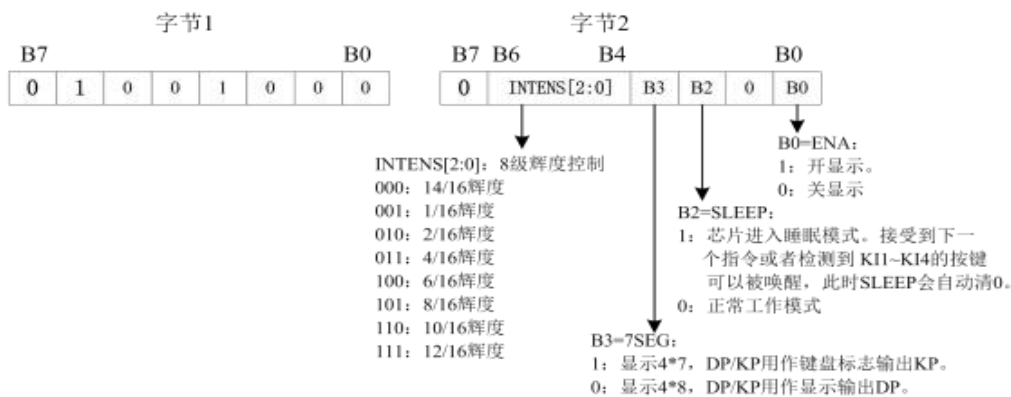
传送指令和显示数据时, SCL 上升沿时, DAT 端口接收数据。SCL 下降沿时, DAT 端口输出ACK 或按键数据。

六、 指令说明

指令用来设置显示模式和 LED 驱动器的状态。在 I2C 协议的 START 信号后由 DAT 输入数据作为指令。如果在指令或数据传输时产生 I2C 协议的 STOP 信号，串行通讯将被初始化，并且正在传送的指令或数据无效（之前传送的指令或数据保持有效）。

● 设置系统参数指令

该指令用来设置系统参数。



● 加载显示数据指令

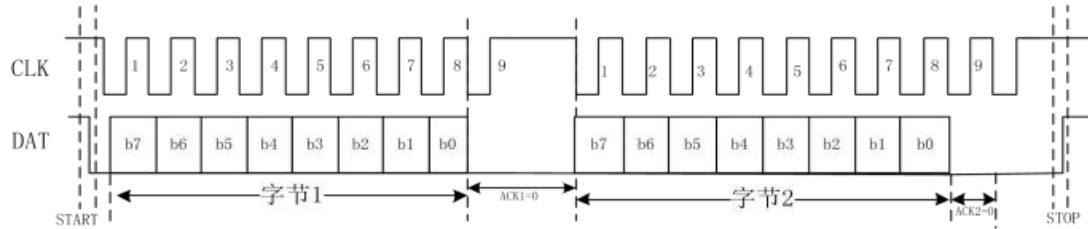


● 读取按键数据指令

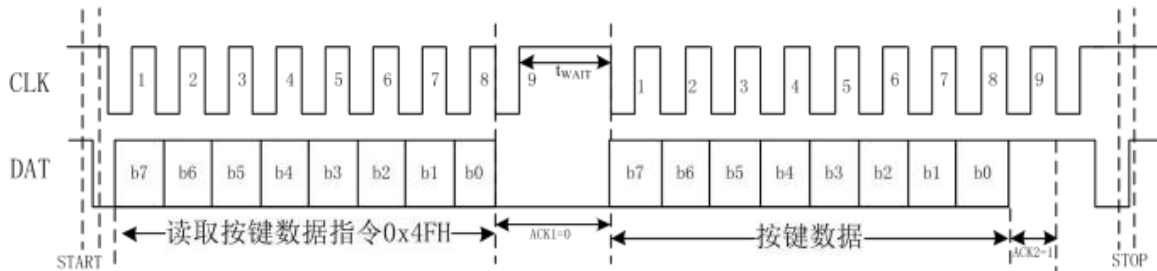


七、 数据传送

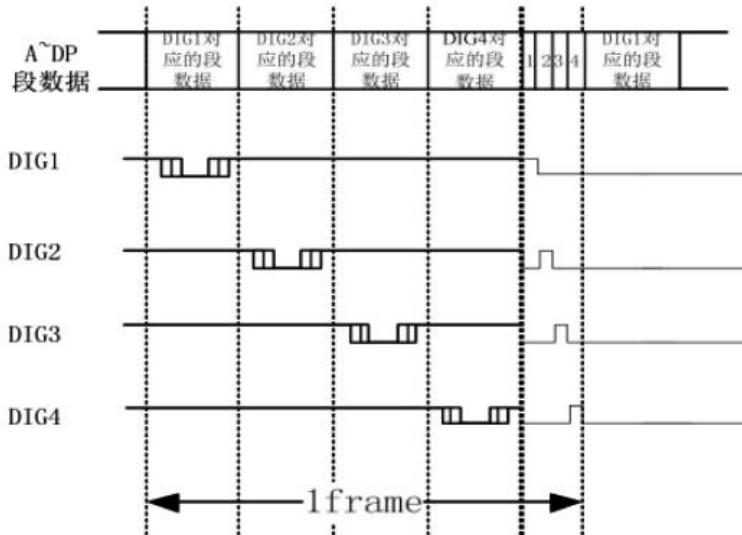
- 数据接收（写数据）



- 数据读取



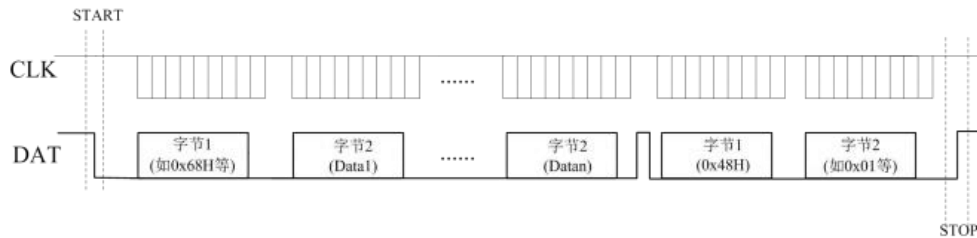
- 显示和键扫周期



注意：1 frame 为一按键扫描周期(设计为约 7ms)；按键后需要 6 frame 才能正确读取按键数据。

- 应用时串行数据传输

地址增加模式



字节 1(如 0x68 等): 加载显示数据指令字节 1, 设定显示开始地址

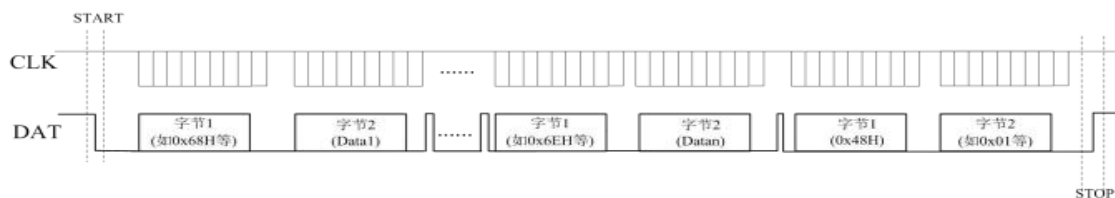
字节 2(Data1~n): 加载显示数据指令字节 2, 传输显示数据(如果只发送 1byte 只有选中的地址的显示会变。

发送多个 byte, 从选中的显示地址开始按发送的 byte 依次显示变化。)

字节 1(0x48H): 设置系统参数指令字节 1

字节 2(如 0x01 等): 设置系统参数指令字节 2, 具体设置系统参数

- 固定地址模式



字节 1(如 0x68 等): 加载显示数据指令字节 1, 设定显示开始地址

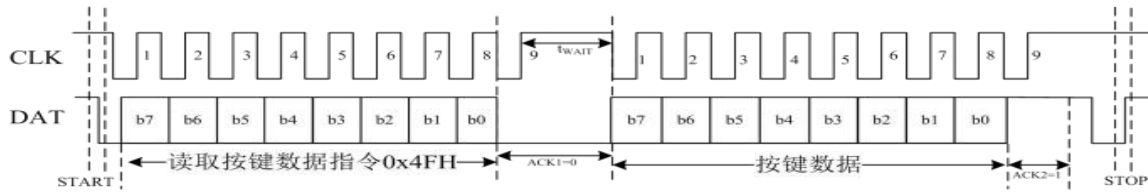
字节 2(Data1~n): 加载显示数据指令字节 2, 传输显示数据(如果只发送 1byte 只有选中的地址的显示会变。

发送多个 byte, 从选中的显示地址开始按发送的 byte 依次显示变化。)

字节 1(0x48H): 设置系统参数指令字节 1

字节 2(如 0x01 等): 设置系统参数指令字节 2, 具体设置系统参数

● 读按键模式



读取按键数据指令 0x4FH: 设置读按键指令

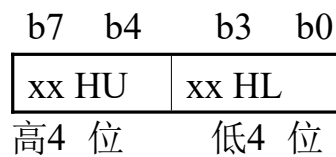
按键数据: 按键对应编码

八、功能描述

◆ 显示寄存器

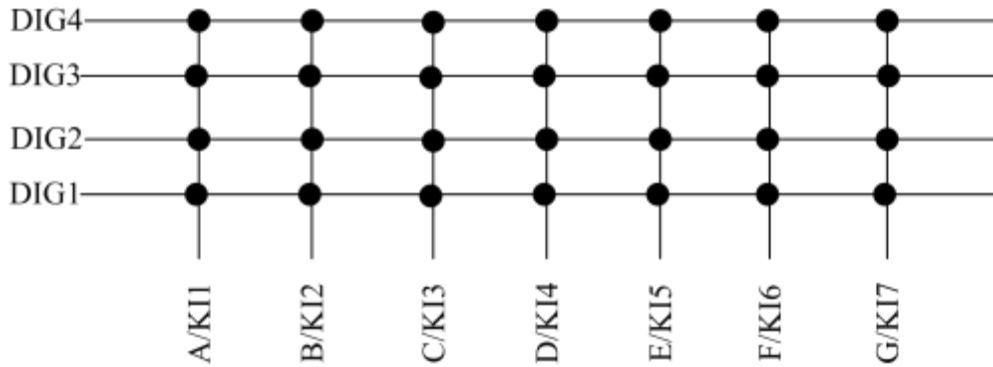
该寄存器存储通过串行接口从外部器件传送到 FD650B-S的数据，从数据字节的高位到低位进行写操作，地址分配如下：

b7	b4	b3	b0
00HU(DP,G,F,E)	00HL(D,C,B,A)	BYTE1 (DIG1)	
01HU(DP,G,F,E)	01HL(D,C,B,A)	BYTE2 (DIG2)	
02HU(DP,G,F,E)	02HL(D,C,B,A)	BYTE3 (DIG3)	
03HU(DP,G,F,E)	03HL(D,C,B,A)	BYTE4 (DIG4)	



注：上电复位后 FD650B-S显示寄存器中的数据清零。

按键扫描矩阵为 4*8bit ，如下所示：



按键编码如下所示，用读按键指令读取，字节 2 为按键数据，从最高位开始读取：

编码	DIG4	DIG3	DIG2	DIG1
KI1	07H	06H	05H	04H
KI2	0FH	0EH	0DH	0CH
KI3	17H	16H	15H	14H
KI4	1FH	1EH	1DH	1CH
KI5	27H	26H	25H	24H
KI6	2FH	2EH	2DH	2CH
KI7	37H	36H	35H	34H
KI1+KI2	3FH	3EH	3DH	3CH

1: FD650B-S的按键编码为 8 位。位 7 始终为 0, 位 6 是状态码(按键按下为 1, 按键释放

为 0), 位5~位3是列扫描码, 位2 始终为1, 位1~位0是行扫描码。即: 0[状态码][行扫描码 KI_n][列扫描码 DIG_n]

2: 因为按键按下时, 按键编码的位 6 总是 1, 所以按键按下时, 按键编码为上表加 40H; 也

就是说, 按键按下时的按键编码在 44H 到 7FH 之间。

3: 无按键时, 上电初始按键编码为 2EH; 有按键, 按键释放后的按键编码为此按键编码减去 40H。 4: FD650B-S支持 KI1 和 KI2 针对同一 DIG_n 引脚的组合键, 即四组组合键, 组合键是最优先的。

5: 不同 DIG_n, 先按下按键优先, 按键编码为先按下按键的编码。

6: 相同 DIG_n, 除了组合键, 按键编码较小的按键优先。

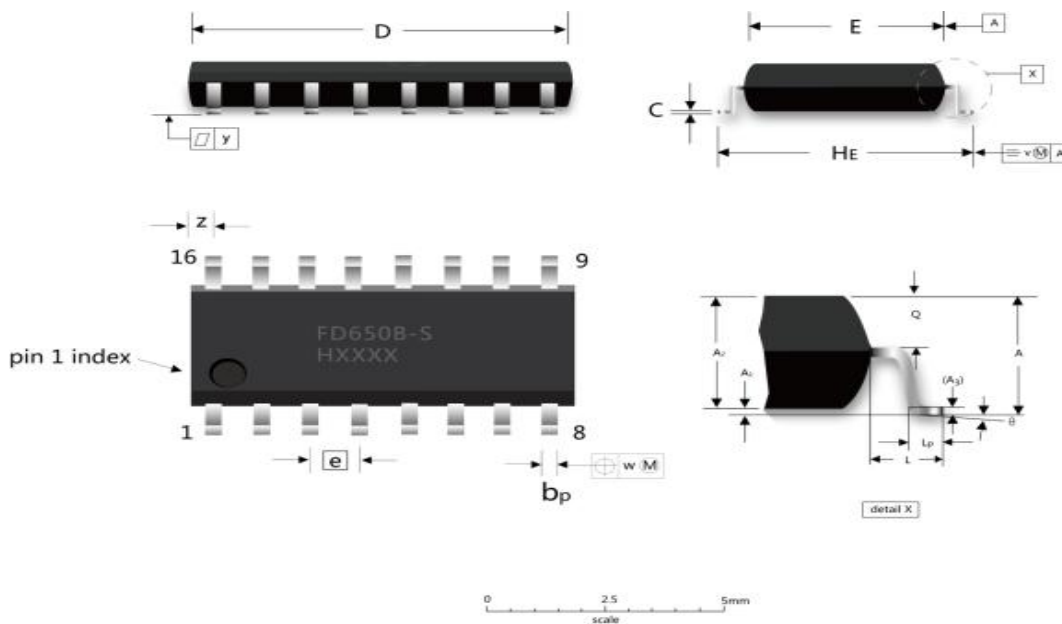
注： DP/KP端口可用做4*8显时的DP显示应用或者4*7显时的KP键盘标志应用。如果DP/KP端口两种模式在同一电路中切换，那做DP显示应用时，DP端口应接0Ω电阻与数码管连接成4*8显示应用；在做KP键盘标志应用时，0Ω电阻断开，些时KP与相应的数码管未连接。（不断开则可能导致按键编码错误。DIGn 和 KP 有数码二极管，没有按键时键盘标志输出 KP 为高电平，DIGn 不是键扫时为高阻 Z，通过数码二极管 DIGn 有电压 3V 左右，此时按键会错误判断为 DIG1 和 KIn 的按键编码。4*8 模式时 DP/KP 端口没有做键盘标志位，按键扫描时 DP/KP 端口没有高电平输出）。

注：本表计量单位以纳秒(ns)即 10^{-9} ，未注明最大值则理论值可以无穷大。

【1】：该参数为FD650B支持的**最高**速率，但针对不同上位机平台，以及不同的硬件接口配置，该参数差异较大，机顶盒应用详见《[DVB四位数码管应用电路图](#)以及[软件须知](#)》，建议值**100KHz**

封装尺寸

1) SOP16 封装:



UNIT	A _{max}	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽¹⁾	e	H _z	L	L _p	Q	v	w	y	Z ⁽¹⁾	Θ
mm	1.75	0.25 0.10	1.45 1.25	0.25	0.49 0.36	0.25 0.19	10.0 9.8	4.0 3.8	1.27	6.2 5.8	1.05	1.1 0.4	0.7 0.6	0.25	0.25	0.1	0.7 0.3	8° 0°
inches	0.069	0.010 0.004	0.057 0.049	0.01	0.019 0.014	0.0100 0.0075	0.039 0.016	0.16 0.15	0.05	0.244 0.228	0.041	0.039 0.016	0.028 0.020	0.01	0.01	0.004	0.028 0.012	

九、应用须知：

注意事项：

说明：请注意**红色加粗**和**黑色加粗**部分文字说明，这些均为重点。

1) 硬件须知 (请严格遵守)

1)、由于FD650B驱动数码管或者LED的电流较大，会在电源上产生较大的毛刺电压，所以如果电源线或者地线的PCB布线不合理，将有可能影响单片机或者FD650B的稳定性，**有关电源干扰的解决措施：**

① 尽量缩小电源及地网络环路的面积；并尽量为电源及地网络提供**不小于0.5mm**的走线宽度。

② 在FD650B的电源和地之间，**必须加入**至少一只**0.1uF**的独石或者瓷片电容和一只容量**不小于100uF**的电解电容进行退耦合 (**0.1uF+100uF**)。同时0.1uF电容应在电源和地引脚之间就近接入（在首先保证地环路通畅的情况下，尽量靠近FD650B的电源引脚布局）

2)、为FD650B的信号DAT及CLK接口**必须加入**上拉电阻R7、R8 (**建议值：4K7 & CLK速率100KHz**)，其值可以是**2KΩ~10KΩ**，以加强接口的驱动能力，以便长距离传输时保证较好的信号完整性。

3)、应用电路为**共阴**数码管电路，切记

不推荐使用共阳数码管，共阳数码管需外置三极管转换电路且无法与按键共同使用。

4)、建议主板与面板保持相同供电

如上位机主控制端GPIO口为3.3V供电（通信口SCL、SDA），建议面板也使用3.3V供电，基于大部分均为3.3VIO口，建议使用**3.3V**供电。

2) 软件须知 (请严格遵守)

1)、**必须**开启显示才能加载数据寄存器进行显示 (**FD650B 初始化——显示数据**)

2)、**必须**加入定时刷新机制

由于面板电路大多采用排线接入主板，较易引入整机的内及外部的电磁干扰，而引起面板电路的瞬时工作异常，针对这种情况，FD650B可通过加入定时刷新机制，以最小化干扰对其的影响，每隔数秒定期对FD650B进行刷新，包括重新开启显示及加载各个数码管的数据寄存器来优化抗干扰性。

定时刷新机制的软件配置流程：FD650B 初始化——显示数据

参考代码如下：

```
void MDrv_FrontPnl_Show_State(void)
{
    MS_U8 i;
    MS_U8 LedBuffer[4];
    for(i=0;i<4;i++)
    {
        LedBuffer[i] = Led_Get_Code(g_u8FrontPnlstr[i]);
    }
    FD650_Write(0x0400|0x01|0x00); //开启八段模式 //初始化
    //显示数据
    FD650_Write( 0x1400| LedBuffer[0] ); //点亮第一个数码管
```

```

FD650_Write( 0x1500 | LedBuffer[1]); //点亮第二个数码管
if((SignalIsLock)&&(MApp_ZUI_GetActiveOSD() == 8))
    FD650_Write(0x1600 | LedBuffer[2]|0x0080); //点亮第三个数码管
else
FD650_Write(0x1600 | LedBuffer[2]|0x0000); //点亮第三个数码管
    FD650_Write( 0x1700 | LedBuffer[3] ); //点亮第四个数码管
}

```

3)、降低通信频率

对于诸如 DVB 面板的“长线”传输应用，越高的通信频率，越不利于信号的完整性，因此建议通信频率在 **100KHz** 以下，修改我司软件驱动包中的 DELAY 宏，根据上位机主控制端时钟调整函数

```
#define DELAY    ///<延时时序宏，控制 SCL 以及 SDA 的速率，建议在 5uS 以上
```

4)、降低显示亮度

在不影响显示效果的前提下，可适当的降低显示亮度，达到抗干扰及减少整机功耗

5)、配置通信口方式

上位机主控制端的通信口配置方式

SCL 配置为输出方向， 建议方式：**推挽输出**

SDA 配置为输出方向时， 建议方式：**推挽输出（若开漏需外接上拉）**

SDA 配置为输入方向时， 建议方式：**高阻输入 ，避免第 9 个 BIT（ACK）影响整个时序**

```

#define FD650_SCL_D_OUT    {}    ///<设置 SCL 为输出方向,对于双向 I/O 需切换为输出
#define    FD650_SDA_D_OUT    {}    ///<设置 SDA 为输出方向,对于双向 I/O 需切换为输出,建议不要设置成推挽，避免 ACK 处的阶梯状波形出现。
#define    FD650_SDA_D_IN    {}    ///<设置 SDA 为输入方向,对于双向 I/O 需切换为输入

```

十、 显示支持:

FD650B支持4X8四位数码管或32个发光管应用，在数码管与发光管混合应用中，需注意：发光管所用到的段位不可和数码管有用段位重复。例如四位数码管应用电路图中数码管位1、3、4的小数点DP段本身为空段（管内未接该位段LED发光管芯），发光管的应用便是利用这类数码管中的空闲段位。

十一、 键盘扫描:

FD650B具有4X7=28键键盘扫描功能，如果应用中只需很少的按键，可以在4X7矩阵中任意选择配置。为了防止键被按下后在KI信号线与DIG 信号线之间形成短路而影响显示，一般应该在FD650B的DIG1~DIG4 引脚与键盘矩阵之间串接限流电阻，如下图中的R2，其阻值可以从1KΩ至10KΩ。同时，FD650B支持组合键功能(最多可支持4组合键功能)，在组合键应用中，应对具有组合键功能的KI1及KI2相互间进行隔离处理，如下图：（左边的SW1与SW3配置了组合键功能）

SW1与SW3使用组合键盘功能

